

(19)



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number **11312673 A**(43) Date of publication of application: **09.11.99**

(51) Int. Cl. **H01L 21/31**  
**C04B 41/87**  
**H01L 21/314**

(21) Application number: **10120574**(22) Date of filing: **30.04.98**(71) Applicant: **SONY CORP**

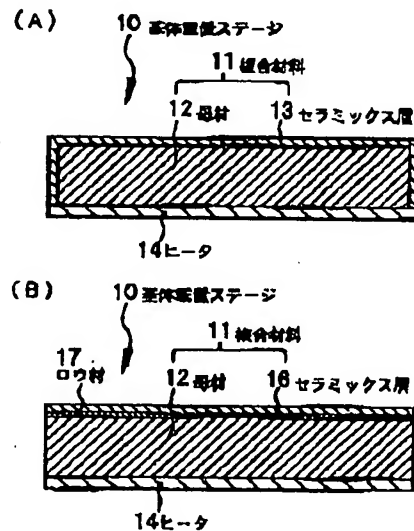
(72) Inventor **KADOMURA SHINGO**  
**TAKATSU MEGUMI**  
**HIRANO SHINSUKE**

**(54) FLUOROCARBON FILM FORMING METHOD****(57) Abstract:**

**PROBLEM TO BE SOLVED:** To provide a method of forming a fluorocarbon film through a plasma CVD method in a film forming process, in which temperature is controlled accurately.

**SOLUTION:** A base mounting stage 10 is formed of a composite material 11 constituted of a mother material 12, which comprises a ceramic member and aluminum material filled into the texture of the ceramic member and a ceramic layer 13 provided to the surface of the mother material 12 and equipped with an electrostatic chucking function and a temperature control means, a base is mounted on the base mounting stage 10, and a fluorocarbon film is formed on the base through a plasma CVD method.

COPYRIGHT: (C)1999,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-312673

(43) 公開日 平成11年(1999)11月9日

(51) Int.Cl.<sup>9</sup> 識別記号  
 H 0 1 L 21/31  
 C 0 4 B 41/87  
 H 0 1 L 21/314

F I  
 H 0 1 L 21/31 C  
 C 0 4 B 41/87 G  
 H 0 1 L 21/314 A

審査請求 未請求 請求項の数11 O L (全 20 頁)

(21) 出願番号 特願平10-120574

(22) 出願日 平成10年(1998)4月30日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 門村 新吾

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 高津 恵

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 平野 信介

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74) 代理人 弁理士 山本 孝久

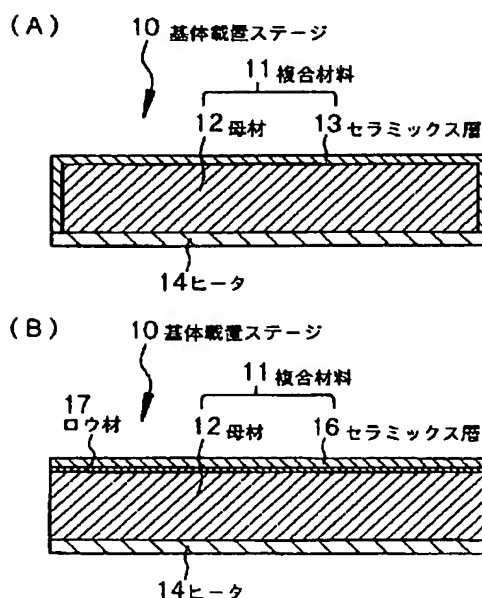
(54) 【発明の名称】 フルオロカーボン膜の成膜方法

(57) 【要約】

【課題】成膜プロセスにおける正確な温度制御下、プラズマCVD法にてフルオロカーボン膜を成膜する方法を提供する。

【解決手段】フルオロカーボン膜の成膜方法においては、セラミックス部材の組織中にアルミニウム系材料が充填された母材12と、該母材12の表面に設けられたセラミックス層13とから成る複合材料11から構成され、静電チャック機能を有し、且つ、温度制御手段を備えた基体載置ステージ10に基体を載置した状態で、基体上にフルオロカーボン膜をプラズマCVD法にて成膜する。

【図2】 【発明の実施の形態1】



## 【特許請求の範囲】

【請求項1】セラミックス部材の組織中にアルミニウム系材料が充填された母材と、該母材の表面に設けられたセラミックス層とから成る複合材料から構成され、静電チャック機能を有し、且つ、温度制御手段を備えた基体載置ステージに基体を載置した状態で、基体上にフルオロカーボン膜をプラズマCVD法にて成膜することを特徴とするフルオロカーボン膜の成膜方法。

【請求項2】基体載置ステージを電極として用い、セラミックス層は静電チャック機能を有することを特徴とする請求項1に記載のフルオロカーボン膜の成膜方法。

【請求項3】基体載置ステージには温度制御手段が配設され、該温度制御手段はヒータから構成されていることを特徴とする請求項1に記載のフルオロカーボン膜の成膜方法。

【請求項4】ヒータは母材の内部に配設されており、母材の線膨張率を $\alpha_1$  [単位:  $10^{-6}/K$ ]としたとき、ヒータを構成する材料の線膨張率 $\alpha_2$  [単位:  $10^{-6}/K$ ]は $(\alpha_1 - 3) \leq \alpha_2 \leq (\alpha_1 + 3)$ を満足することを特徴とする請求項3に記載のフルオロカーボン膜の成膜方法。

【請求項5】基体載置ステージには温度制御手段が配設され、該温度制御手段は、母材の内部に配設された温度制御用熱媒体を流す配管から構成されており、母材の線膨張率を $\alpha_1$  [単位:  $10^{-6}/K$ ]としたとき、配管の線膨張率 $\alpha_2$  [単位:  $10^{-6}/K$ ]は $(\alpha_1 - 3) \leq \alpha_2 \leq (\alpha_1 + 3)$ を満足することを特徴とする請求項1に記載のフルオロカーボン膜の成膜方法。

【請求項6】母材の線膨張率を $\alpha_1$  [単位:  $10^{-6}/K$ ]としたとき、セラミックス層の線膨張率 $\alpha_2$  [単位:  $10^{-6}/K$ ]は $(\alpha_1 - 3) \leq \alpha_2 \leq (\alpha_1 + 3)$ を満足することを特徴とする請求項1に記載のフルオロカーボン膜の成膜方法。

【請求項7】母材を構成するセラミックス部材の組成はコージエライトセラミックスであり、母材を構成するアルミニウム系材料の組成はアルミニウムとケイ素であり、セラミックス層を構成する材料は $Al_2O_3$ であることを特徴とする請求項6に記載のフルオロカーボン膜の成膜方法。

【請求項8】母材を構成するセラミックス部材の組成は窒化アルミニウムであり、母材を構成するアルミニウム系材料の組成はアルミニウム又はアルミニウムとケイ素であり、セラミックス層を構成する材料は $Al_2O_3$ 又は窒化アルミニウムであることを特徴とする請求項6に記載のフルオロカーボン膜の成膜方法。

【請求項9】母材を構成するセラミックス部材の組成は炭化ケイ素であり、母材を構成するアルミニウム系材料の組成はアルミニウム又はアルミニウムとケイ素であり、セラミックス層を構成する材料は $Al_2O_3$ 又は窒化アルミニウムであることを特徴とする請求項6に記載の

フルオロカーボン膜の成膜方法。

【請求項10】セラミックス層は、溶射法にて母材の表面に形成されていることを特徴とする請求項1に記載のフルオロカーボン膜の成膜方法。

【請求項11】セラミックス層は、ろう付け法にて母材の表面に取り付けられていることを特徴とする請求項1に記載のフルオロカーボン膜の成膜方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、フルオロカーボン膜の成膜方法に関する。

【0002】

【従来の技術】LSIの微細化、高集積化は止まるところを知らず、0.13 $\mu m$ ルールのデバイスの量産も目前に迫りつつある。このような次世代以降のLSI製造プロセスにおいては、デバイスの性能向上のために、新規のプロセスや材料の開発、適用が不可欠である。絶縁膜への低誘電率材料の適用もその1つであり、低誘電率の絶縁膜を用いることによって、配線間の容量や絶縁膜間の容量の低減を図ることができる。それ故、次世代以降のLSIにおける絶縁膜に対して、誘電率 $k (= \epsilon / \epsilon_0)$ が2.5以下の絶縁膜の実用化が期待されている。

【0003】低誘電率の絶縁膜は、例えば、有機系材料を塗布することによって成膜する方法、あるいはCVD法によって成膜する方法等が知られている。ところで、前者の方法は、所謂ウェットプロセスであること、有機溶剤を使用すること等から余り好ましい方法ではなく、所謂ドライプロセスである後者のCVD法にて成膜することが望ましい。

【0004】中でも、低誘電率材料として、フルオロカーボンが、誘電率 $k$ が2.5程度であり、しかも、プラズマCVD法にて低温で成膜が可能であるといった理由から、着目されている。

【0005】

【発明が解決しようとする課題】プラズマCVD法においては、高密度プラズマの基体（例えば半導体基板）への照射等に起因して、プラズマから基体へ大きな入熱が生じる。その結果、例えば、基体の温度がプラズマ発生前に比べて40 $^{\circ}C$ 程度乃至100 $^{\circ}C$ 程度以上も上昇してしまうことがある。従って、基体を保持する基体載置ステージ（例えばウエハステージ）によって基体を加熱し、高温下でプラズマCVD法にて成膜を行う場合、プラズマから基体への入熱の影響を抑え、基体を高い精度で設定温度に制御する技術が重要である。

【0006】基体上にプラズマCVD法にてフルオロカーボン膜を成膜する場合、成膜プロセスにおける正確な温度制御を行わないと、例えば成膜開始時と成膜完了時のフルオロカーボンの特性に変動が生じる。即ち、フルオロカーボン膜の膜厚方向の特性にバラツキが生じ

る。その結果、フルオロカーボン膜の成膜後、フルオロカーボン膜の緻密化のために、また、後の熱処理プロセスでフルオロカーボン膜が分解することを防止するために、400°C前後でアニール処理を行うと、フルオロカーボン膜からフッ素が脱離してしまう。それ故、プラズマCVD法にてフルオロカーボン膜を成膜する場合、成膜プロセスにおいて正確な温度制御を行い、フルオロカーボン膜の膜厚方向の特性にバラツキが発生することを抑制することが不可欠である。

【0007】成膜プロセスにおける正確な温度制御を行う場合、例えば半導体基板を基体載置ステージに十分に密着させる必要がある。そのための簡便な手段としてクランプがあるが、クランプを使用した場合、クランプと接する部分の半導体基板上にフルオロカーボン膜を成膜することができない。また、半導体基板の周辺部のみにおいて半導体基板を基体載置ステージに押し付けるため、半導体基板の大口径化に伴い、半導体基板の中央部と周辺部とでの均一なる基体載置ステージへの密着が難しいといった問題を有する。

【0008】半導体基板を基体載置ステージに十分に密着させる別の手段として、静電チャックがある。この静電チャックは、文字通り、静電吸着によって半導体基板を基体載置ステージに吸着するための装置である。即ち、静電チャックは、通常、基体載置ステージの表面に設けられた誘電体部材から成り、この誘電体部材に直流電圧を印加することによって誘電体部材に静電吸着力を生じさせる。静電チャックを使用すれば、クランプを使用した場合と異なり、半導体基板の全面を基体載置ステージに確実に密着させることができる。

【0009】ところで、従来の静電チャックを備えた基体載置ステージを高温に加熱すると、基体載置ステージの線膨張率と誘電体部材の線膨張率との相違に起因して、誘電体部材にクラックが発生してしまい、静電チャックとしての機能が失われてしまう。このような問題を解決する手段が、例えば、特開平10-32239号公報に開示されている。この特許公開公報に開示された静電チャックステージは、静電チャック用セラミックス焼結体プレートと、セラミックとアルミニウムとの複合プレートとを接合して成る。この静電チャックステージを使用することによって、高温でも基体載置ステージに半導体基板を確実に密着させることが可能である。しかしながら、この特許公開公報には、具体的なフルオロカーボン膜のプラズマCVD法による成膜について記載も示唆もなされていない。

【0010】従って、本発明の目的は、成膜プロセスにおける正確な温度制御下、プラズマCVD法にてフルオロカーボン膜を成膜する方法を提供することにある。

【0011】

【課題を解決するための手段】上記の目的は、セラミックス部材の組織中にアルミニウム系材料が充填された母

材と、該母材の表面に設けられたセラミックス層とから成る複合材料から構成され、静電チャック機能を有し、且つ、温度制御手段を備えた基体載置ステージに基体を載置した状態で、基体上にフルオロカーボン膜をプラズマCVD法にて成膜することを特徴とする本発明のフルオロカーボン膜の成膜方法によって達成することができる。

【0012】ここでフルオロカーボンとは、一般に、 $(-CF_2-)_n$ で表されるCF系の材料である。フルオロカーボン膜をプラズマCVD法にて成膜するための原料ガスとして、 $C_2F_4$ 、 $C_2F_6$ 、 $C_3F_8$ 、 $C_4F_8$ 、 $C_4F_{10}$ 、 $CH_2F_2$ 、 $CHF_3$ 等を挙げることができる。成膜されたフルオロカーボン膜中には、一部、水素が含まれていてもよい。プラズマCVD法にてフルオロカーボン膜を成膜する際の基体温度は、300乃至500°Cとすることが好ましい。基体として、基板、基板上に設けられた絶縁層、基板や絶縁層上に形成された配線層を挙げることができる。基体を構成する基板としては、シリコン半導体基板、GaAs基板等の化合物半導体若しくは半絶縁性基板、SOI構造を有する半導体基板、絶縁性基板を挙げることができる。また、基体を構成する絶縁層としては、フルオロカーボン膜だけでなく、 $SiO_2$ 、BPSG、PSG、BSG、AsSG、PbSG、SbSG、NSG、SOG、LTO (Low Temperature Oxide、低温CVD- $SiO_2$ )、 $SiN$ 、 $SiON$ 等の公知の材料、あるいはこれらの材料を積層したものを例示することができる。

【0013】本発明のフルオロカーボン膜の成膜方法においては、基体載置ステージを電極として用い、セラミックス層は静電チャック機能としての機能を発揮させることが好ましい。尚、基体載置ステージには温度制御手段が配設され、この温度制御手段はヒータから構成されていることが好ましい。ヒータを複合材料の外部に配設してもよいし、母材の内部に配設してもよく、後者の場合、母材の線膨張率を $\alpha_1$  [単位:  $10^{-6}/K$ ]としたとき、ヒータを構成する材料の線膨張率 $\alpha_2$  [単位:  $10^{-6}/K$ ]は $(\alpha_1 - 3) \leq \alpha_2 \leq (\alpha_1 + 3)$ の関係を満たすことが好ましい。ここで、ヒータを構成する材料とは、母材と接するヒータの部分(例えば鞘管)を構成する材料を意味する。以下においても同様である。あるいは又、基体載置ステージには温度制御手段が配設され、この温度制御手段を、母材の内部に配設された温度制御用熱媒体を流す配管から構成することもでき、この場合、母材の線膨張率を $\alpha_1$  [単位:  $10^{-6}/K$ ]としたとき、配管の線膨張率 $\alpha_p$  [単位:  $10^{-6}/K$ ]は $(\alpha_1 - 3) \leq \alpha_p \leq (\alpha_1 + 3)$ の関係を満たすことが好ましい。尚、一般に、線膨張率 $\alpha$ は、物体の長さを $L$ 、 $0^\circ C$ における物体の長さを $L_0$ 、 $\theta$ を温度としたとき、 $\alpha = (dL/d\theta)/L_0$ で表すことができ、単位は $K^{-1}$  ( $1/K$ )であるが、本明細書では、 $10^{-6}/$

Kを単位として線膨張率を表現している。以下、線膨張率を説明するとき、単位を省略して説明する場合もある。

【0014】母材の線膨張率 $\alpha_1$ とヒータを構成する材料や配管の線膨張率 $\alpha_2$ 、 $\alpha_3$ とがこれらの関係を満足することによって、セラミックス層に損傷が発生することを効果的に防止することができる。

【0015】また、母材の線膨張率を $\alpha_1$ 〔単位： $10^{-6}/K$ 〕としたとき、セラミックス層の線膨張率 $\alpha_2$ 〔単位： $10^{-6}/K$ 〕は $(\alpha_1 - 3) \leq \alpha_2 \leq (\alpha_1 + 3)$ の関係を満足することが好ましい。これによって、例えば $500^\circ C$ 程度の高温にて使用しても、母材の線膨張率 $\alpha_1$ とセラミックス層の線膨張率 $\alpha_2$ の差に起因したセラミックス層の損傷発生をほぼ確実に防止することが可能となる。

【0016】尚、このような母材は、例えば、(A)セラミックス部材の組織中にアルミニウム系材料を充填し、以て、セラミックス部材の組織中にアルミニウム系材料が充填された母材を作製する工程と、(B)この母材の表面にセラミックス層を設ける工程に基づき作製することができる。

【0017】この場合、母材を構成するセラミックス部材の組成をコージエライトセラミックスとし、母材を構成するアルミニウム系材料の組成をアルミニウム(A1)及びケイ素(Si)とし、セラミックス層を構成する材料を $Al_2O_3$ や $AlN$ とすることができる。尚、セラミックス層を構成する材料には、セラミックス層の線膨張率や電気特性を調整するために、例えば、 $TiO_2$ を添加してもよい。 $(\alpha_1 - 3) \leq \alpha_2 \leq (\alpha_1 + 3)$ の関係を満足するように、コージエライトセラミックスとアルミニウム系材料との容積比を決定することが望ましい。あるいは又、コージエライトセラミックス/アルミニウム系材料の容積比を、 $25/75$ 乃至 $75/25$ 、好ましくは $25/75$ 乃至 $50/50$ とすることが望ましい。このような容積比にすることによって、母材の線膨張率の制御だけでなく、母材は、純粋なセラミックスの電気伝導度や熱伝導度よりも金属に近づいた値を有するようになる。その結果、このような母材には、電圧の印加は勿論のこと、バイアスの印加も可能となる。更には、アルミニウム系材料を基準としたとき、アルミニウム系材料には、ケイ素が $12$ 乃至 $35$ 体積%、好ましくは $16$ 乃至 $35$ 体積%、一層好ましくは $20$ 乃至 $35$ 体積%含まれていることが、 $(\alpha_1 - 3) \leq \alpha_2 \leq (\alpha_1 + 3)$ の関係を満足する上で望ましい。尚、実際には、コージエライトセラミックスから成るセラミックス部材の組織中に、アルミニウム(A1)及びケイ素(Si)が充填され、アルミニウム(A1)中にケイ素(Si)が含まれているわけではないが、アルミニウム系材料におけるアルミニウム(A1)とケイ素(Si)の容積比を表すために、アルミニウム系材料にはケイ素が含まれて

いるという表現を用いる。以下においても同様である。

【0018】母材を構成するセラミックス部材の組成をコージエライトセラミックスとし、母材を構成するアルミニウム系材料の組成をアルミニウム(A1)及びケイ素(Si)とする場合、上記の工程(A)は、容器の中に多孔質のコージエライトセラミックスを組成としたセラミックス部材を配し、容器内に溶融したアルミニウムとケイ素とを組成としたアルミニウム系材料を流し込み、高圧鑄造法にてセラミックス部材中にアルミニウム系材料を充填する工程から成ることが好ましい。この場合、セラミックス部材は、例えば、金型プレス成形法、静水圧成形法(CIP法あるいはラバープレス成形法とも呼ばれる)、鑄込み成形法(スリップキャスト法とも呼ばれる)、あるいは泥漿鑄込み成形法によってコージエライトセラミックスを成形した後、焼成(焼結)を行うことによって得ることができる。

【0019】尚、セラミックス部材を、コージエライトセラミックス粉末を成形した後、焼成することにより作製することができるが、コージエライトセラミックス粉末とコージエライトセラミックス繊維との混合物を焼成(焼結)することにより作製することが、多孔質のセラミックス部材を得る上で、また、母材作製の際にセラミックス部材に損傷が発生することを防ぐ上で、好ましい。後者の場合、焼成体(焼結体)におけるコージエライトセラミックス繊維の割合は、 $1$ 乃至 $20$ 体積%、好ましくは $1$ 乃至 $10$ 体積%、一層好ましくは $1$ 乃至 $5$ 体積%であることが望ましい。また、コージエライトセラミックス粉末の平均粒径は $1$ 乃至 $100 \mu m$ 、好ましくは $5$ 乃至 $50 \mu m$ 、一層好ましくは $5$ 乃至 $10 \mu m$ であり、コージエライトセラミックス繊維の平均直径は $2$ 乃至 $10 \mu m$ 、好ましくは $3$ 乃至 $5 \mu m$ であり、平均長さは $0.1$ 乃至 $10 mm$ 、好ましくは $1$ 乃至 $2 mm$ であることが望ましい。更には、コージエライトセラミックス粉末とコージエライトセラミックス繊維との混合物を $800$ 乃至 $1200^\circ C$ 、好ましくは $800$ 乃至 $1100^\circ C$ にて焼成(焼結)することが望ましい。また、セラミックス部材の空孔率は $25$ 乃至 $75\%$ 、好ましくは $50$ 乃至 $75\%$ であることが望ましい。

【0020】また、容器内に溶融したアルミニウム系材料を流し込む際のセラミックス部材の温度を $500$ 乃至 $1000^\circ C$ 、好ましくは $700$ 乃至 $800^\circ C$ とし、容器内に溶融したアルミニウム系材料を流し込む際のアルミニウム系材料の温度を $700$ 乃至 $1000^\circ C$ 、好ましくは $750$ 乃至 $900^\circ C$ とし、高圧鑄造法にてセラミックス部材中にアルミニウム系材料を充填する際に加える絶対圧を $200$ 乃至 $1500 kgf/cm^2$ 、好ましくは $800$ 乃至 $1000 kgf/cm^2$ とすることが望ましい。

【0021】あるいは又、母材を構成するセラミックス部材の組成を窒化アルミニウム( $AlN$ )とし、母材を

構成するアルミニウム系材料の組成をアルミニウム (Al) あるいはアルミニウム (Al) とケイ素 (Si) とし、セラミックス層を構成する材料を  $Al_2O_3$  や AlN とすることができる。尚、セラミックス層を構成する材料には、セラミックス層の線膨張率や電気特性を調整するために、例えば、 $TiO_2$  や  $Y_2O_3$  を添加してもよい。この場合、 $(\alpha_1 - 3) \leq \alpha_2 \leq (\alpha_1 + 3)$  の関係を満足するように、窒化アルミニウムとアルミニウム系材料との容積比を決定することが好ましい。あるいは又、窒化アルミニウム／アルミニウム系材料の容積比を、40/60乃至80/20、好ましくは60/40乃至70/30とすることが望ましい。このような容積比にすることによって、母材の線膨張率の制御だけでなく、母材は、純粋なセラミックスの電気伝導度や熱伝導度よりも金属に近づいた値を有するようになり、このような母材には電圧の印加は勿論のこと、バイアスの印加も可能となる。

【0022】母材を構成するセラミックス部材の組成を窒化アルミニウム (AlN) とし、母材を構成するアルミニウム系材料の組成をアルミニウム (Al) とした場合、前述の工程 (A) は、非加圧金属浸透法に基づき、窒化アルミニウム粒子から成形されたセラミックス部材に溶融したアルミニウムを組成としたアルミニウム系材料を非加圧状態にて浸透させる工程から成ることが好ましい。尚、セラミックス部材は、例えば、金型プレス成形法、静水圧成形法、鑄込み成形法、あるいは泥漿鑄込み成形法によって成形した後、500乃至1000°C、好ましくは800乃至1000°Cの温度で焼成（焼結）を行うことによって得ることができる。この場合、窒化アルミニウム粒子の平均粒径は10乃至100  $\mu m$ 、好ましくは10乃至50  $\mu m$ 、一層好ましくは10乃至20  $\mu m$ であることが望ましい。

【0023】あるいは又、母材を構成するセラミックス部材の組成を炭化ケイ素 (SiC) とし、母材を構成するアルミニウム系材料の組成をアルミニウム (Al) 又はアルミニウム (Al) とケイ素 (Si) とし、セラミックス層を構成する材料を  $Al_2O_3$  又は窒化アルミニウム (AlN) とすることができる。尚、セラミックス層を構成する材料には、セラミックス層の線膨張率や電気特性を調整するために、例えば、 $TiO_2$  を添加してもよい。この場合、 $(\alpha_1 - 3) \leq \alpha_2 \leq (\alpha_1 + 3)$  を満足するように、炭化ケイ素とアルミニウム系材料との容積比を決定することが好ましい。あるいは又、炭化ケイ素／アルミニウム系材料の容積比を、40/60乃至80/20、好ましくは60/40乃至70/30とすることが望ましい。このような容積比にすることによって、母材の線膨張率の制御だけでなく、母材は、純粋なセラミックスの電気伝導度や熱伝導度よりも金属に近づいた値を有するようになり、このような母材には電圧の印加は勿論のこと、バイアスの印加も可能となる。尚、

母材を構成するアルミニウム系材料の組成をアルミニウム及びケイ素とする場合、アルミニウム系材料にはケイ素が12乃至35体積%、好ましくは16乃至35体積%、一層好ましくは20乃至35体積%含まれていることが、 $(\alpha_1 - 3) \leq \alpha_2 \leq (\alpha_1 + 3)$  を満足する上で望ましい。

【0024】セラミックス層は、溶射法にて母材の表面に形成されており、あるいは又、ロウ付け法にて母材の表面に取り付けられていることが好ましい。ここで、ロウ材の線膨張率 [単位:  $10^{-6}/K$ ] も、母材の線膨張率を  $\alpha_1$  [単位:  $10^{-6}/K$ ] としたとき、 $(\alpha_1 - 3)$  以上、 $(\alpha_1 + 3)$  以下の範囲内にあることが望ましい。

【0025】このような複合材料から基体載置ステージを作製することによって、母材はセラミックス部材とアルミニウム系材料との中間的な性質を有するものとなり、例えば線膨張率に関してもこれらの中間的な値に調整することが可能となる。それ故、母材とセラミックス層との熱膨張に起因したセラミックス層の損傷発生を回避でき、複合材料から作製された基体載置ステージを高温で確実に使用することが可能となる。しかも、母材は高い熱伝導率を有しているため、基体載置ステージによって基体を効率良く加熱することができる。これによって、基体載置ステージの有する静電チャック機能によって確実に基体を基体載置ステージに載置した状態で、成膜プロセスにおける正確な温度制御下、プラズマCVD法にてフルオロカーボン膜を成膜することが可能となる。更には、セラミックス層が設けられているので、金属汚染の発生を防止することができ、ハロゲン系ガスによる複合材料の腐蝕を効果的に防止することができる。

【0026】プラズマCVD法によって基体上にフルオロカーボン膜を成膜する際、CVD装置のチャンバー側壁や天板にフルオロカーボンが堆積し、その結果、この堆積物がパーティクル源となってしまう虞がある。このような場合には、CVD装置のチャンバー側壁や天板の温度を所定の温度（好ましくは100乃至500°C、一層好ましくは200乃至500°C）に保持した状態でプラズマCVDを行うことが望ましい。

【0027】そして、チャンバー側壁や天板は、セラミックス部材の組織中にアルミニウム系材料が充填された母材と、この母材の表面に設けられたセラミックス層とから成る複合材料から作製されていることが好ましい。尚、複合材料には温度制御手段が配設され、この温度制御手段はヒータから構成されていることが好ましい。ヒータを複合材料の外部に配設してもよいし、母材の内部に配設してもよく、後者の場合、母材の線膨張率を  $\alpha_1$  [単位:  $10^{-6}/K$ ] としたとき、ヒータを構成する材料の線膨張率  $\alpha_n$  [単位:  $10^{-6}/K$ ] は  $(\alpha_1 - 3) \leq \alpha_n \leq (\alpha_1 + 3)$  の関係を満足することが好ましい。

【0028】また、チャンバー側壁や天板を、セラミックス部材の組織中にアルミニウム系材料が充填された母材と、この母材の表面に設けられたセラミックス層とから成る複合材料から作製すれば、チャンバー側壁や天板にフルオロカーボンが堆積することを防止する十分に高い温度にチャンバー側壁や天板を保持しても、セラミックス層に損傷が生じることが無い。更には、セラミックス層が設けられているので、金属汚染の発生を防止することができる。

【0029】

【発明の実施の形態】以下、図面を参照して、発明の実施の形態（以下、実施の形態と略称する）に基づき本発明を説明する。

【0030】（実施の形態1）実施の形態1での使用に適したバイアスCVD装置20（以下、単にCVD装置20と略称する）の概念図を図1に示す。CVD装置20のチャンバー21内には、シリコン半導体基板40を保持・固定するための基体載置ステージ10が配設されている。実施の形態1における基体載置ステージ10の模式的な断面図を、図2の（A）に示す。この基体載置ステージ10は複合材料11から構成されている。複合材料11は、セラミックス部材の組織中にアルミニウム系材料が充填された母材12（温度調節ジャケットに相当する）と、この母材12の表面に設けられたセラミックス層13とから成る。この基体載置ステージ10は、静電チャック機能を有し、且つ、温度制御手段を備えている。具体的には、誘電体層であるセラミックス層13は静電チャック機能を有する。また、母材12の下面には、温度制御手段として、PBNヒータ（パイロリティック・ボロン・ナイトライド・パイロリティック・グラファイト・ヒータ）から成るヒータ14が取り付けられている。尚、基体載置ステージ10には、セラミックス層13上に載置、保持された例えばシリコン半導体基板40を押し上げるためのプッシャーピン（図示せず）が埋設されている。また、このプッシャーピンには、プッシャーピンをセラミックス層13の頂面上に突出させあるいは頂面下に埋没させる機構（図示せず）が取り付けられている。

【0031】実施の形態1における複合材料11は、具体的には、コージエライトセラミックスから成るセラミックス部材の組織中に、アルミニウム（Al）及びケイ素（Si）から成るアルミニウム系材料が充填された母材12と、この母材12の表面（チャンバー21側の面及び側面）に設けられた $Al_2O_3$ から成るセラミックス層13とから構成されている。また、アルミニウム系材料を基準として、アルミニウム系材料にはケイ素が20体積%含まれている。母材12の形状は円盤状である。ここで、コージエライトセラミックスとは、 $MgO$ が約13重量%、 $SiO_2$ が約52重量%、 $Al_2O_3$ が約35重量%となる組成比に調整されたセラミックスであ

る。コージエライトセラミックスの線膨張率は $0.1 \times 10^{-6}/K$ である。

【0032】セラミックス部材は、コージエライトセラミックス粉末とコージエライトセラミックス繊維との混合物の焼成体（焼結体）であり、この焼成体におけるコージエライトセラミックス繊維の割合を5体積%とした。ここで、コージエライトセラミックス粉末の平均粒径は $10 \mu m$ であり、コージエライトセラミックス繊維の平均直径は $5 \mu m$ であり、平均長さは2mmである。セラミックス部材の空孔率は約50%であり、空孔径は約1乃至 $2 \mu m$ である。従って、コージエライトセラミックス/アルミニウム系材料の容積比は約1/1である。このような構成の母材12の線膨張率は、 $100 \sim 300^\circ C$ における平均値で、約 $10.6 \times 10^{-6}/K$ である。即ち、 $\alpha_1 = 10.6$ である。また、コージエライトセラミックス/アルミニウム系材料の容積比は約1/1であるが故に、母材12は、純粋なセラミックスの電気伝導度や熱伝導度よりも金属に近づいた値を有する。従って、このような母材12から作製された基体載置ステージ10は、セラミックスのみから作製された基体載置ステージよりも高い熱伝導性を有するし、電圧の印加は勿論のこと、バイアスの印加も可能である。

【0033】セラミックス層13を構成する材料を、 $TiO_2$ が約2.5重量%添加された $Al_2O_3$ とした。厚さ約0.2mmのセラミックス層13は、溶射法にて母材12の表面に形成されている。このような組成のセラミックス層13の線膨張率は、 $100 \sim 300^\circ C$ における平均値で、約 $9 \times 10^{-6}/K$ である。従って、 $\alpha_2$ は約9であり、セラミックス層13の線膨張率 $\alpha_2$ は $(\alpha_1 - 3) \leq \alpha_2 \leq (\alpha_1 + 3)$ の関係を満足している。尚、 $Al_2O_3$ それ自体の線膨張率は約 $8 \times 10^{-6}/K$ である。

【0034】 $Al_2O_3$ に $TiO_2$ を約2.5重量%添加することによって、セラミックス層13の体積固有抵抗値を $10^{11} \Omega/\square$ オーダーに調整することができる。これによって、セラミックス層13は誘電体として作用し、静電チャックとしての機能を発揮することができる。このように体積固有抵抗値を調整する理由は、セラミックス層13が $10^{11} \Omega/\square$ オーダーを越えると、静電チャックとして用いた場合にセラミックス層13の吸着力が弱くなりすぎ、シリコン半導体基板40をセラミックス層13に充分吸着させることが困難になる虞があるからである。一方、セラミックス層13が $10^{11} \Omega/\square$ オーダーを下回ると、基体載置ステージ10を高温で用いた際、セラミックス層13の抵抗値が更に低くなり、シリコン半導体基板40とセラミックス層13との界面で電流が生じる虞がある。尚、使用条件によるが、一般的には、 $TiO_2$ を0～約10重量%添加することによって、セラミックス層の体積固有抵抗値を $10^{11} \sim 10^{16} \Omega/\square$ とすることが望ましい。



【0035】複合材料11によって構成される基体載置ステージ10の作製方法を、以下、説明する。複合材料11は、(A)セラミックス部材の組織中にアルミニウム系材料を充填し、以て、セラミックス部材の組織中にアルミニウム系材料が充填された母材を作製する工程と、(B)母材の表面にセラミックス層を設ける工程から作製される。具体的には、この工程(A)は、容器の中に多孔質のコージエライトセラミックスを組成としたセラミックス部材を配し、容器内に溶融したアルミニウムとケイ素とを組成としたアルミニウム系材料を流し込み、高圧鑄造法にてセラミックス部材中にアルミニウム系材料を充填する工程から成る。

【0036】多孔質のコージエライトセラミックスを組成としたセラミックス部材は、セラミックス部材を作製する際の焼結過程において多孔質化される。実施の形態1においては、多孔質のコージエライトセラミックスとして、コージエライトセラミックス粉体とコージエライトセラミックス繊維とを焼結して得られる焼結体である多孔質のコージエライトセラミックス・ファイバーボード(以下、ファイバーボードと略称する)を用いた。一般的な粉体焼結セラミックスが約1200°Cで高温焼結されるのに対して、ファイバーボードは約800°Cで低温焼結されたものであり、コージエライトセラミックス繊維の周りにコージエライトセラミックス粉体がバインダーを介して密着するように焼結され、多孔質化されている。従って、例えば、コージエライトセラミックス粉体とコージエライトセラミックス繊維との容積比を変えることによって、得られる多孔質のコージエライトセラミックスを組成したセラミックス部材の空孔率や空孔径を調整することが可能である。

【0037】基体載置ステージ10を作製するには、先ず、所定の円盤形状に成形されたファイバーボードを用意する。そして、容器(鑄型)の底部にファイバーボードを配置する。尚、ファイバーボードには、ブッシャーピン等を埋設するための孔を予め加工しておく。

【0038】次いで、ファイバーボードから成るセラミックス部材を約800°Cに予備加熱しておき、続いて、容器(鑄型)内に約800~850°Cに加熱して溶融状態としたアルミニウム系材料(A180体積%-Si20体積%)を流し込む。そして、容器(鑄型)内に約1トン/cm<sup>2</sup>の高圧を加える高圧鑄造法を実行する。その結果、多孔質のファイバーボードには、即ち、セラミックス部材の組織中には、アルミニウム系材料が充填される。そして、アルミニウム系材料を冷却・固化させることによって、母材12が作製される。

【0039】次に、母材12の上面、即ち、ヒータ側の頂面、及び側面を研磨する。その後、この研磨面に、Al<sub>2</sub>O<sub>3</sub>にTiO<sub>2</sub>を約2.5重量%混合した粒径が約10μmの混合粉末を真空溶射法によって溶融状態で吹き付け、固化させる。これによって、体積固有抵抗値が1

0<sup>11</sup>Ω/□オーダーの厚さ約0.2mmのセラミックス層13を溶射法にて形成することができる。尚、セラミックス層13の形成の前に、溶射下地層として例えばアルミニウムを約5重量%含んだニッケル(Ni-5重量%A1)を溶射しておき、この溶射下地層上にセラミックス層13を溶射法にて形成してもよい。その後、母材12の下面、即ちセラミックス層13が設けられた面と反対側の面にPBNヒータから成るヒータ14を取り付け、基体載置ステージ10を得る。

【0040】このようにして得られた基体載置ステージ10は、多孔質のコージエライトセラミックス・ファイバーボードから成るセラミックス部材にA180体積%-Si20体積%のアルミニウム系材料を充填して得られた母材(温度調節ジャケット)12によって構成されており、母材12の線膨張率 $\alpha_1$ はセラミックス層13の線膨張率 $\alpha_2$ に近い値となっている。従って、基体載置ステージ10の加熱・冷却による母材12とセラミックス層13の伸縮の度合いは殆ど同じである。それ故、これらの材料間の線膨張率 $\alpha_1$ 、 $\alpha_2$ の差に起因して、高温加熱時や、高温から常温に基体載置ステージ10を戻したときに、セラミックス層13に割れ等の損傷が発生することを確実に回避することができる。

【0041】また、基体載置ステージ10の作製方法にあっては、特に、多孔質のコージエライトセラミックス・ファイバーボードを用いているが、高圧鑄造時にアルミニウム系材料がその空孔内に入り込む際の衝撃にファイバーボードは耐え得る。その結果、ファイバーボードに割れが生じることを抑制することができる。即ち、通常の粉末焼結法によって得られる多孔質のコージエライトセラミックスから成るセラミックス部材においては、高圧鑄造時に割れが起こり易い。然るに、多孔質のコージエライトセラミックス・ファイバーボードを用いることによって、高圧鑄造時におけるセラミックス部材の割れ発生を抑えることができる。

【0042】そして、高圧鑄造時にファイバーボードに割れ等が発生することを回避できるので、母材の表面に設けられたセラミックス層にクラック等の損傷が生じることを一層確実に防止することができる。即ち、ファイバーボードに割れが発生したとしても、ファイバーボードから成るセラミックス部材の組織中にアルミニウム系材料を充填したとき、アルミニウム系材料が一種の接着材として働く結果、母材を得ることはできる。しかしながら、このようにして得られた母材においては、ファイバーボードに発生した割れ等の隙間にアルミニウム系材料から成る層が形成されてしまう。その結果、母材の表面に設けられたセラミックス層が、基体載置ステージ10の使用時、温度変化に追従できなくなり、セラミックス層に割れが生じ易くなる。つまり、セラミックス層は、粒径が約10μmの混合粉末が溶射されそして母材と同化されているので、ファイバーボードにおける1~



2  $\mu$ mの空洞内に充填されたアルミニウム系材料そのものの熱膨張からは殆ど影響を受けない。しかしながら、ファイバーボードの割れた部分の隙間に存在するアルミニウム系材料から成る層は、セラミックス層を形成する粒子の径より大きい長さや幅を有する。従って、アルミニウム系材料から成るかかる層の熱膨張によるセラミックス層への影響は無視できないものとなり、セラミックス層13に割れが発生する確率が高くなる。

【0043】また、セラミックス層を母材上に溶射法にて形成するので、母材12とセラミックス層13とがより一層一体化する。これによって、母材12とセラミックス層13との間の応力緩和が図れると共に、母材12からセラミックス層13への熱伝導が速やかとなり、基体載置ステージ10を構成するセラミックス層13に保持・固定された基体の温度制御を迅速に且つ確実に行うことが可能となる。

【0044】尚、図2の(B)の模式的な断面図に示すように、セラミックス層を溶射法でなくロウ付け法によって母材12の表面(必要に応じて、更に側面)に設けてもよい。この場合には、焼結法にて作製されたAl<sub>2</sub>O<sub>3</sub>製セラミックス板から成るセラミックス層16を、例えば、約600°Cの温度にてAl-Mg-Ge系のロウ材17を用いたロウ付け法にて母材12の表面に取り付けられよい。尚、ロウ材としては、その他、チタン、錫、アンチモン、マグネシウムから成る合金を挙げることができる。必要に応じて、基体載置ステージ10の側面にセラミックス材料から成る環状のカバーを取り付けてもよい。

【0045】実施の形態1のCVD装置20は、更に、チャンバー21と誘導結合コイル24を備えている。チャンバー21は、石英製の側壁22と、複合材料から作製された天板23から構成されている。尚、天板23の作製方法は後述する。

【0046】チャンバー21内には、シリコン半導体基板40を保持・固定するための基体載置ステージ10(図2参照)が配設されている。基体載置ステージ10には、シリコン半導体基板40への入射イオンエネルギーを制御するための高周波電源25が接続され、更に、誘電体部材であるセラミックス層13に静電吸着力を発揮させるための直流電源26が接続されている。また、基体載置ステージ10のヒータ14は、電源27に接続されている。更には、シリコン半導体基板40の温度を計測するための蛍光ファイバ温度計28が、CVD装置20には備えられている。尚、基体載置ステージ10の温度制御は、蛍光ファイバ温度計28で検知された温度を制御装置(PIDコントローラ)29で検出し、ヒータ14へ電力を供給するための電源27を制御することによって行うことができる。図1において、CVD用原料ガス導入部、ゲートバルブ等のCVD装置の細部については、その図示を省略した。

【0047】次に、CVD装置20を用いたプラズマCVD法に基づくフルオロカーボン膜の成膜方法を、図3の(A)及び(B)を参照して説明する。

【0048】まず、シリコン半導体基板40の上に形成されたSiO<sub>2</sub>から成る下地絶縁層(基体)41の上に、アルミニウム系材料から成る配線を形成する。具体的には、まず、シリコン半導体基板40の上に公知のCVD法で形成された下地絶縁層41の上に、密着層としてTiN/Ti膜42をスパッタ法によって形成する。尚、図においては、このTiN/Ti膜42を1層で表した。また、TiNが上層であり、Tiが下層である。続いて、TiN/Ti膜42の上にスパッタ法によってアルミニウム系配線材料層43を形成し、更にその上にエッチング用マスクを形成し、更に公知のリソグラフィ技術及びエッチング技術によってアルミニウム系配線材料層43及びTiN/Ti膜42をパターンニングする。この状態を、図3の(A)の模式的な一部断面図に示す。

【0049】次いで、配線を形成したシリコン半導体基板40を図1に示したCVD装置20内の基体載置ステージ10上に載置し、セラミックス層13に静電吸着力を発揮させてシリコン半導体基板40を基体載置ステージ10上に保持・固定する。そして、ヒータ14の作動によって基体載置ステージ10の温度制御を行い、シリコン半導体基板40を以下の表1に示す設定温度に調整する。

【0050】そして、プラズマCVD法にて全面にフルオロカーボン膜44を成膜する。この状態を、図3の(B)の模式的な一部断面図に示す。

【0051】

【表1】使用ガス : C<sub>4</sub>F<sub>8</sub>/H<sub>2</sub> = 50/50 sccm  
圧力 : 1.3 Pa  
RFパワー : 2.5 kW  
RFバイアス : 500 W (1.8 MHz)  
基板温度 : 400°C

【0052】プラズマCVD法に基づくフルオロカーボン膜の成膜時、プラズマの発生によってシリコン半導体基板に大きな入熱がある。しかしながら、蛍光ファイバ温度計28で検知された温度を制御装置(PIDコントローラ)29で検出し、この検出値に基づいてヒータ14を制御することによって、シリコン半導体基板40の温度を設定温度(表1の基板温度)に維持する。このように、シリコン半導体基板40の温度を高精度で安定させることができるため、膜厚方向に特性変動の無い安定した膜質のフルオロカーボン膜を成膜することができる。

【0053】(実施の形態2) 実施の形態2での使用に適したバイアスCVD装置20Aの概念図を図4に示す。実施の形態2においては、基体載置ステージ10Aの模式的な断面図を図5の(A)に示すように、温度制

御手段を、母材12Aの内部に配設されたヒータ14A、及び母材12Aの内部に配設された温度制御用熱媒体を流す配管15Aから構成した。ヒータ14Aとして、母材12Aの面積（底面積）に応じた大型で大容量のシーズヒータを使用した。ヒータ14Aは、ヒータ本体（図示せず）と、ヒータ本体の外側に配設されそしてヒータ本体を保護する鞘管（図示せず）から構成された公知のヒータである。ヒータ14Aは、配線を介して電源27（図4参照）に接続されている。ヒータ14Aの熱膨張は、基体載置ステージ10Aに影響を与える。従って、母材12Aやセラミックス層13Aの線膨張率 $\alpha_1$ 、 $\alpha_2$ に近い値を有する材料を用いることが好ましい。具体的には、チタンやステンレススチール等、線膨張率が $9 \times 10^{-6}/K \sim 12 \times 10^{-6}/K$ の材料から作製された鞘管を用いることが好ましい。即ち、ヒータ14Aを構成する材料（母材12Aと接する鞘管の材料）の線膨張率 $\alpha_p$ 〔単位： $10^{-6}/K$ 〕は、 $(\alpha_1 - 3) \leq \alpha_p \leq (\alpha_1 + 3)$ の関係を満足することが好ましい。尚、ヒータ14Aの本体の線膨張率は、基体載置ステージ10Aに影響を与えることがないので、特に制限されない。

【0054】基体載置ステージ10Aの母材12A内に配設された配管15Aは、配管30A、30Bを介して温度制御用熱媒体供給装置32（図4参照）に接続されている。そして、金属あるいは合金から作製されている。温度制御用熱媒体供給装置32から供給された温度制御用熱媒体を基体載置ステージ10A内の配管15Aに流すことによって、基体載置ステージ10Aの温度制御を行うことができる。配管15Aの熱膨張も、基体載置ステージ10Aに影響を与える。従って、母材12Aやセラミックス層13Aの線膨張率 $\alpha_1$ 、 $\alpha_2$ に近い値を有する材料を用いることが好ましい。具体的には、チタンやステンレススチール等、線膨張率が $9 \times 10^{-6}/K \sim 12 \times 10^{-6}/K$ の材料から作製された配管15Aを用いることが好ましい。即ち、配管15Aを構成する材料の線膨張率 $\alpha_p$ 〔単位： $10^{-6}/K$ 〕は、 $(\alpha_1 - 3) \leq \alpha_p \leq (\alpha_1 + 3)$ の関係を満足することが好ましい。

【0055】温度制御用熱媒体供給装置32は、例えば、フロンガス等の低温（例えば $0^\circ C$ ）の温度制御用熱媒体（冷媒）を供給するチラーから構成されている。そして、温度制御用熱媒体供給装置32は、フロンガス等の低温（例えば $0^\circ C$ ）の温度制御用熱媒体（冷媒）（場合によってはシリコンオイル等の温度制御用熱媒体）を、配管30Aを介して基体載置ステージ10Aの配管15Aに供給し、配管30Bを介して配管15Aから送り出された温度制御用熱媒体を受け入れ、更に、この温度制御用熱媒体を所定温度に冷却する。このように、温度制御用熱媒体を配管15A内に循環させることによって、基体載置ステージ10A上に保持・固定された基体の温度制御を行うことができる。温度制御用熱媒

体供給装置32に接続された配管30Aには、高温での動作が可能な制御バルブ31が配設されている。一方、配管30Aと配管30Bとの間のバイパス配管30Cにも制御バルブ31が配設されている。そして、このような構成のもと、制御バルブ31の開閉度を制御することによって、配管15Aへの温度制御用熱媒体の供給量を制御する。また、蛍光ファイバ温度計28で検知された温度を制御装置（PIDコントローラ）29で検出し、予め設定された基体の温度との差から、予め実験や計算によって決定された供給量となるように、温度制御用熱媒体の供給量が制御装置29によって決定される。

【0056】図5の（A）に示した基体載置ステージ10Aにおいては、基体の設定温度にも依るが、通常は、ヒータ14Aによる加熱によって主たる温度制御がなされる。そして、温度制御用熱媒体による基体載置ステージ10Aの温度制御は、基体の温度安定のための補助的な温度制御である。即ち、プラズマCVD法にてフルオロカーボン膜を成膜する場合、プラズマからの入熱をシリコン半導体基板40が受ける結果、ヒータ14Aによる加熱だけではシリコン半導体基板40を設定温度に維持しておくことが困難となる場合がある。このような場合、ヒータ14Aの加熱に加えて、シリコン半導体基板40を設定温度に保つべくプラズマからの入熱を相殺するように設定温度より低い温度（例えば $0^\circ C$ ）の温度制御用熱媒体を配管15Aに流す。これによって、シリコン半導体基板40を一層確実に設定温度に安定させることができる。

【0057】複合材料11Aによって構成される基体載置ステージ10Aの作製方法を、以下、説明する。複合材料11Aも、（A）セラミックス部材の組織中にアルミニウム系材料を充填し、以て、セラミックス部材の組織中にアルミニウム系材料が充填された母材を作製する工程と、（B）母材の表面にセラミックス層を設ける工程から作製される。具体的には、この工程（A）は、容器の中に多孔質のコージエライトセラミックスを組成としたセラミックス部材を配し、容器内に溶融したアルミニウムとケイ素とを組成としたアルミニウム系材料を流し込み、高圧鋳造法にてセラミックス部材中にアルミニウム系材料を充填する工程から成る。

【0058】基体載置ステージ10Aを作製するには、まず、所定の円盤形状に成形された第1のファイバーボードを用意する。尚、第1のファイバーボードには、ヒータ14Aを配設するための溝を加工しておく。また、第1のファイバーボードとは別の第2のファイバーボードを用意する。この第2のファイバーボードには、配管15Aを配設するための溝を加工しておく。そして、容器（鋳型）の底部に第1のファイバーボードを配し、更に、第1のファイバーボードに設けられた溝内にヒータ14Aを配置する。次に、第1のファイバーボード上に第2のファイバーボードを乗せ、第2のファイバーボー

ドに設けられた溝内に配管15Aを配置する。そして、更に、この第2のファイバーボード上に第3のファイバーボードを乗せる。尚、これらのファイバーボードには、ブッシャーピン等を埋設するための孔を予め加工しておく。

【0059】次いで、これらのファイバーボードから成るセラミックス部材を約800°Cに予備加熱しておき、続いて、容器（鋳型）内に約800~850°Cに加熱して溶融状態としたアルミニウム系材料（Al80体積%-Si20体積%）を流し込む。そして、容器（鋳型）内に約1トン/cm<sup>2</sup>の高压を加える高圧鋳造法を実行する。その結果、多孔質のファイバーボードには、即ち、セラミックス部材の組織中には、アルミニウム系材料が充填される。そして、アルミニウム系材料を冷却・固化させることによって、母材12Aが作製される。

【0060】次に、母材12Aの上面、即ち、ヒータ側の面を研磨する。その後、この研磨面に、Al<sub>2</sub>O<sub>3</sub>にTiO<sub>2</sub>を約2.5重量%混合した粒径が約10μmの混合粉末を真空溶射法によって溶融状態で吹き付け、固化させる。

【0061】この基体載置ステージ10Aを用いたプラズマCVD法に基づくフルオロカーボン膜の成膜方法は、実施の形態1にて説明した方法と実質的には同様とすることができるので、詳細な説明は省略する。

【0062】尚、図5の(B)の模式的な断面図に示すように、基体載置ステージ10Bにおいては、セラミックス層を溶射法でなくロウ付け法によって母材12Aの表面に設けている。この場合には、焼結法にて作製されたAl<sub>2</sub>O<sub>3</sub>製セラミックス板から成るセラミックス層16Aを、例えば、約600°Cの温度にてAl-Mg-Ge系のロウ材17Aを用いたロウ付け法にて母材12Aの表面に取り付けられればよい。必要に応じて、基体載置ステージ10Bの側面にセラミックス材料から成る環状のカバーを取り付けてもよい。また、場合によっては、図5の(C)の模式的な断面図に示す基体載置ステージ10Cのように、配管15Aを省略してもよいし、ヒータ14Aを省略して配管15Aのみとしてもよい。更には、ヒータを母材12Aに埋設する代わりに、母材の下面に取り付けてもよい。

【0063】（実施の形態3）実施の形態3も、実施の形態1の変形である。実施の形態3が実施の形態1と相違する点は、複合材料における母材を構成するセラミックス部材の組成を窒化アルミニウム（TiN）とし、母材を構成するアルミニウム系材料の組成をアルミニウム（Al）とした点にある。尚、実施の形態3における基体載置ステージ10の構造は、図1の(A)に模式的な断面図を示したと同様である。

【0064】実施の形態3においては、母材12を構成するセラミックス部材の組成を窒化アルミニウム（Al

N）とした。尚、窒化アルミニウムの線膨張率は $5.1 \times 10^{-6}/K$ であり、熱伝導率は $0.235 cal/cm \cdot sec \cdot K$ である。また、母材を構成するアルミニウム系材料の組成をアルミニウム（Al）とした。 $(\alpha_1 - 3) \leq \alpha_2 \leq (\alpha_1 + 3)$ の関係を満足するように窒化アルミニウムとアルミニウムとの容積比は決定されており、具体的には、窒化アルミニウム/アルミニウムの容積比は70/30である。尚、母材12の線膨張率は、100~300°Cにおける平均値で $8.7 \times 10^{-6}/K$ である。即ち、 $\alpha_1$ は8.7である。セラミックス層13を構成する材料を、TiO<sub>2</sub>が約2.5重量%添加されたAl<sub>2</sub>O<sub>3</sub>とした。セラミックス層13は、溶射法にて母材12の表面に形成されている。Al<sub>2</sub>O<sub>3</sub>にTiO<sub>2</sub>を添加することによって、その線膨張率は、100~300°Cにおける平均値で約 $9 \times 10^{-6}/K$ （ $\alpha_2$ =約9）となり、母材12の線膨張率 $\alpha_1$ とほぼ同じ値となる。これによって、母材12の高温加熱などによる温度変化によってもセラミックス層13に割れ等の損傷が発生することを効果的に防止し得る。また、Al<sub>2</sub>O<sub>3</sub>にTiO<sub>2</sub>を添加することにより、セラミックス層13の体積固有抵抗値を $10^{11} \Omega/\square$ のオーダーに調整することができる。これによって、セラミックス層13が静電チャックとしての機能を効果的に発揮する。即ち、基体載置ステージ10の母材12に配線（図示せず）を介して直流電圧を電源から印加すれば、母材12を電極として用いることができ、セラミックス層13が静電チャックとして機能する。尚、この基体載置ステージ10には、セラミックス層13上に載置・保持された例えばシリコン半導体基板を押し上げるためのブッシャーピン（図示せず）が埋設されている。また、このブッシャーピンには、ブッシャーピンをセラミックス層13の頂面上に突出させあるいは頂面下に埋没させる機構（図示せず）が取り付けられている。

【0065】実施の形態3におけるヒータ14も、500°C以上の加熱が可能なPBNヒータである。ヒータ14を母材12の外側表面に取り付けることにより、母材12を常温から500°C以上までの範囲内で温度制御することが可能となる。

【0066】複合材料11によって構成される基体載置ステージ10の作製方法を、以下、説明する。複合材料11は、基本的には、実施の形態1と同様に、(A)セラミックス部材の組織中にアルミニウム系材料を充填し、以て、セラミックス部材の組織中にアルミニウム系材料が充填された母材を作製する工程と、(B)母材の表面にセラミックス層を設ける工程から作製される。実施の形態3においては、この工程(A)は、非加圧金属浸透法に基づき、窒化アルミニウム粒子から成形されたセラミックス部材に溶融したアルミニウムを組成としたアルミニウム系材料を非加圧状態で浸透させる工程から成る。

【0067】具体的には、平均粒径 $10\mu\text{m}$ のAlN粒子を泥漿鑄込み成形法にて成形した後、約 $1000^{\circ}\text{C}$ の温度で焼成（焼結）を行うことによって、AlN粒子を成形したブリフォームであるセラミックス部材を作製した。そして、このセラミックス部材を約 $800^{\circ}\text{C}$ に予備加熱しておき、約 $800^{\circ}\text{C}$ に加熱して熔融したアルミニウムを非加圧でセラミックス部材に浸透させる。これによって、AlN70体積%-Al1体積30%の構成の母材12を作製することができる。次いで、母材12を成形加工して円盤状とする。次いで、このようにして得られた母材12の頂面及び側面を研磨する。その後、この研磨面に、 $\text{Al}_2\text{O}_3$ に $\text{TiO}_2$ を約2.5重量%混合した粒径が約 $10\mu\text{m}$ の混合粉末を真空溶射法によって熔融状態で吹き付け、固化させる。その後、母材12の下面、即ちセラミックス層13が設けられた面と反対側の面にPBNヒータから成るヒータ14を取り付け、基体載置ステージ10を得る。尚、セラミックス層13の形成の前に、溶射下地層として例えばアルミニウムを約5重量%含んだニッケル（Ni-5重量%Al）を溶射しておき、この溶射下地層上にセラミックス層13を溶射法にて形成してもよい。

【0068】このようにして作製された基体載置ステージ10にあっては、セラミックス層13の線膨張率 $\alpha_3$ が母材12の線膨張率 $\alpha_1$ とほぼ同じ値となっている。それ故、母材12の高温加熱などによる温度変化によっても、セラミックス層13に割れ等の損傷は発生しない。また、窒化アルミニウムとアルミニウムとの容積比を調整することによって、更には、必要に応じて、 $\text{Al}_2\text{O}_3$ から成るセラミックス層13における $\text{TiO}_2$ の添加率を調整することによって、母材12の線膨張率 $\alpha_1$ とセラミックス層13の線膨張率 $\alpha_3$ を、 $(\alpha_1 - 3) \leq \alpha_3 \leq (\alpha_1 + 3)$ の関係を満足する関係とすることができる。その結果、基体載置ステージ10の温度変化に起因するセラミックス層13の割れ等の損傷発生を、効果的に防止することができる。

【0069】また、セラミックス層13を母材12上に溶射法にて形成するので、母材12とセラミックス層13とがより一層一体化する。これによって、母材12とセラミックス層13との間の応力緩和が図れると共に、母材12からセラミックス層13への熱伝導が速やかとなる。

【0070】複合材料11によって構成される基体載置ステージ10を備えた実施の形態3のプラズマCVD装置は、実施の形態1にて説明したプラズマCVD装置と同様とすることができるので、詳細な説明は省略する。また、実施の形態3におけるプラズマCVD法に基づくフルオロカーボン膜の成膜方法は、実質的には、実施の形態1にて説明したプラズマCVD法に基づくフルオロカーボン膜の成膜方法と同様とすることができるので、詳細な説明は省略する。尚、基体載置ステージ10の温

度制御は、蛍光ファイバ温度計28で検知された温度を制御装置（PIDコントローラ）29で検出し、ヒータ14へ電力を供給するための電源27を制御することによって行うことができる。

【0071】図2の（B）の模式的な断面図に示したと同様に、セラミックス層を溶射法でなくロウ付け法によって母材12の表面（必要に応じて、更に側面）に設けてもよい。この場合には、焼結法にて作製された $\text{Al}_2\text{O}_3$ 製セラミックス板から成るセラミックス層16を、例えば、約 $600^{\circ}\text{C}$ の温度にてAl-Mg-Ge系のロウ材17を用いたロウ付け法にて母材12の表面に取り付けばよい。必要に応じて、基体載置ステージ10の側面にセラミックス材料から成る環状のカバーを取り付けてもよい。あるいは又、実施の形態2における基体載置ステージと同様の温度制御手段とすることもできる。

【0072】尚、母材を構成するアルミニウム系材料の組成をアルミニウムとしたが、その代わりに、母材を構成するアルミニウム系材料の組成をアルミニウム及びケイ素（例えば、Al80体積%-Si20体積%）とすることができる。アルミニウム系材料の組成をアルミニウム及びケイ素とすることによって、母材の線膨張率を $\alpha_1$ を制御することが可能となり、一層セラミックス層の線膨張率 $\alpha_3$ との差を小さくすることが可能となる。また、セラミックス層を $\text{Al}_2\text{O}_3$ から構成する代わりに、窒化アルミニウム（AlN）から構成してもよい。

【0073】（実施の形態4）実施の形態4も実施の形態1の変形である。実施の形態4が実施の形態1と相違する点は、複合材料における母材を構成するセラミックス部材の組成を炭化ケイ素（SiC）とし、母材を構成するアルミニウム系材料の組成をアルミニウム（Al）とした点にある。

【0074】実施の形態4における基体載置ステージ10の構造は、図2の（A）に模式的な断面図を示したと同様である。

【0075】実施の形態4においては、母材12を構成するセラミックス部材の組成を炭化ケイ素（SiC）とした。尚、炭化ケイ素の線膨張率は $4 \times 10^{-6}/\text{K}$ であり、熱伝導率は $0.358 \text{ cal}/\text{cm} \cdot \text{秒} \cdot \text{K}$ （ $150 \text{ W}/\text{m} \cdot \text{K}$ ）である。また、母材を構成するアルミニウム系材料の組成をアルミニウム（Al）とした。 $(\alpha_1 - 3) \leq \alpha_2 \leq (\alpha_1 + 3)$ を満足するように炭化ケイ素とアルミニウムとの容積比は決定されており、具体的には、炭化ケイ素/アルミニウムの容積比は70/30である。尚、母材12の線膨張率は、 $100 \sim 300^{\circ}\text{C}$ における平均値で、 $6.2 \times 10^{-6}/\text{K}$ である。即ち、 $\alpha_1 = 6.2$ である。セラミックス層13を構成する材料を、 $\text{TiO}_2$ が約1.5重量%添加された $\text{Al}_2\text{O}_3$ とした。セラミックス層13は、溶射法にて母材12の頂面及び側面に形成されている。 $\text{Al}_2\text{O}_3$ は本来その

線膨張率が約 $8 \times 10^{-6}/K$ であるが、 $Al_2O_3$ に $TiO_2$ を添加することによって、その線膨張率は、 $100 \sim 300^\circ C$ における平均値で、約 $8 \sim 9 \times 10^{-6}/K$  ( $\alpha_2$ は約 $8 \sim 9$ )となり、母材12の線膨張率 $\alpha_1$ とセラミックス層13の線膨張率 $\alpha_2$ の関係は、 $(\alpha_1 - 3) \leq \alpha_2 \leq (\alpha_1 + 3)$ を満足する。これによって、母材12の高温加熱などによる温度変化によってもセラミックス層13に割れ等の損傷が発生することを効果的に防止し得る。また、 $Al_2O_3$ に $TiO_2$ を添加することにより、セラミックス層13の体積固有抵抗値を $10^{11} \Omega/\square$ のオーダーに調整することができる。これによって、セラミックス層13が静電チャックとしての機能を効果的に発揮する。

【0076】ヒータ14は、実施の形態1と同様に、PBNヒータである。ヒータ14を母材12である温度調節ジャケットの裏面に取り付けることにより、母材12を常温から約 $400^\circ C$ までの範囲内で温度制御することが可能となる。あるいは又、実施の形態2における基体載置ステージと同様の温度制御手段とすることもできる。そして、基体載置ステージ10の母材12に配線（図示せず）を介して直流電圧を印加すれば、母材12を電極として用いることができ、セラミックス層13が静電チャックとして機能する。尚、この基体載置ステージ10には、セラミックス層13上に載置、保持された例えばシリコン半導体基板を押し上げるためのブッシャーピン（図示せず）が埋設されている。また、このブッシャーピンには、ブッシャーピンをセラミックス層13の頂面上に突出させあるいは頂面下に埋没させる機構（図示せず）が取り付けられている。

【0077】基体載置ステージ10の作製方法を、以下、説明する。複合材料11は、基本的には、実施の形態1と同様に、（A）セラミックス部材の組織中にアルミニウム系材料を充填し、以て、セラミックス部材の組織中にアルミニウム系材料が充填された母材を作製する工程と、（B）母材の表面にセラミックス層を設ける工程から作製される。実施の形態4においては、この工程（A）は、非加圧金属浸透法に基づき、炭化ケイ素粒子から成形されたセラミックス部材に溶融したアルミニウムを組成としたアルミニウム系材料を非加圧状態で浸透させる工程から成る。

【0078】具体的には、平均粒径 $15 \mu m$ のSiC粒子と平均粒径 $60 \mu m$ のSiC粒子とを容積比で1:4にて混合したものを鋳込み泥漿成形法にて成形した後、約 $800^\circ C$ の温度で焼成を行うことによって、SiC粒子を成形したブリフォームであるセラミックス部材を作製した。そして、このセラミックス部材を約 $800^\circ C$ に予備加熱しておき、約 $800^\circ C$ に加熱して溶融したアルミニウムを非加圧でセラミックス部材に浸透させる。これによって、SiC70体積%-Al30体積%の構成の母材12を作製することができる。次いで、母

材12を成形加工して円盤状の温度調節ジャケットの形状とする。尚、この母材12には、ブッシャーピン等を埋設するための孔も予め加工しておく。次いで、このようにして得られた母材12の頂面及び側面を研磨する。その後、この研磨面に、 $Al_2O_3$ に $TiO_2$ を約1.5重量%混合した粒径が約 $10 \mu m$ の混合粉末を真空溶射法によって溶融状態で吹き付け、固化させる。これによって、体積固有抵抗値が $10^{11} \Omega/\square$ オーダーの厚さ約0.2mmのセラミックス層13を形成することができる。その後、母材12の底面、即ちセラミックス層13が設けられた頂面と反対側の面にPBNヒータから成るヒータ14を取り付け、基体載置ステージ10を得る。尚、セラミックス層13の形成の前に、溶射下地層として例えばアルミニウムを約5重量%含んだニッケル（Ni-5重量%A1）を溶射しておき、この溶射下地層上にセラミックス層13を溶射法にて形成してもよい。

【0079】尚、基体載置ステージ10の作製方法は、上述の方法に限定されない。上述の工程（A）を、実施の形態1と同様に、容器（鋳型）の中に炭化ケイ素を組成としたセラミックス部材を配し、この容器（鋳型）内に溶融したアルミニウムを組成としたアルミニウム系材料を流し込み、高圧鋳造法にてセラミックス部材中にアルミニウム系材料を充填する工程から構成することもできる。即ち、基体載置ステージ10を作製するには、先ず、所定の円盤形状に成形されたSiCから成るブリフォームを用意する。尚、ブリフォームには、ブッシャーピン等を埋設するための孔を予め加工しておく。次いで、ブリフォームから成るセラミックス部材を約 $800^\circ C$ に予備加熱しておき、続いて、容器（鋳型）内に約 $800^\circ C$ に加熱して溶融状態としたアルミニウムを流し込む。そして、容器（鋳型）内に約 $1 \text{ トン}/\text{cm}^2$ の高圧を加える高圧鋳造法を実行する。その結果、セラミックス部材の組織中には、アルミニウムが充填される。そして、アルミニウムを冷却・固化させることによって、母材12が作製される。以下、先に述べたと同様の方法で基体載置ステージ10を作製すればよい。

【0080】このようにして作製された基体載置ステージ10にあつては、母材12の高温加熱などによる温度変化によっても、セラミックス層13に割れ等の損傷は発生しない。また、炭化ケイ素とアルミニウム系材料との容積比を調整することによって、更には、必要に応じて、 $Al_2O_3$ から成るセラミックス層13における $TiO_2$ の添加率を調整することによって、母材12の線膨張率 $\alpha_1$ とセラミックス層13の線膨張率 $\alpha_2$ を、 $(\alpha_1 - 3) \leq \alpha_2 \leq (\alpha_1 + 3)$ を満足する関係とすることができる。その結果、基体載置ステージ10の温度変化に起因するセラミックス層13の割れ等の損傷発生を、効果的に防止することができる。

【0081】また、セラミックス層13を母材12上に溶射法にて形成するので、母材12とセラミックス層1

3とがより一層一体化する。これによって、母材12とセラミックス層13との間の応力緩和が図れると共に、母材12からセラミックス層13への熱伝導が速やかとなり、セラミックス層13に保持・固定された基体（例えばシリコン半導体基板）の温度制御を迅速に且つ確実に行うことが可能となる。

【0082】図2の（B）の模式的な断面図に示すように、セラミックス層を溶射法でなくロウ付け法によって母材12の頂面（必要に応じて、更に側面）に設けてもよい。この場合には、焼結法にて作製された $Al_2O_3$ 製セラミックス板から成るセラミックス層16を、例えば、約600°Cの温度にて $Al-Mg-Ge$ 系のロウ材17を用いたロウ付け法にて母材の頂面に取り付けられ

ばよい。  
【0083】尚、母材を構成するアルミニウム系材料の組成をアルミニウムとしたが、その代わりに、母材を構成するアルミニウム系材料の組成をアルミニウム及びケイ素（例えば、 $Al_{80}Si_{20}$ 体積%）とすることができる。アルミニウム系材料の組成をアルミニウム及びケイ素とすることによって、母材の線膨張率 $\alpha_1$ を制御することが可能となり、一層セラミックス層の線膨張率 $\alpha_2$ との差を小さくすることが可能となる。また、セラミックス層を $Al_2O_3$ から構成する代わりに、窒化アルミニウム（ $AlN$ ）から構成してもよい。

【0084】（実施の形態5）実施の形態5においては、プラズマCVD装置として、図6に概念図を示すバイアスECR CVD装置を用いた。

【0085】このバイアスECR CVD装置20B（以下、CVD装置20Bと略称する）には、複合材料から側壁51Aが作製されたチャンバー51と、図2の（A）に示した基体載置ステージ（ウエハステージ）10が備えられている。基体載置ステージ10はチャンバー51の底部に配置されている。

【0086】チャンバー51の頂面には石英製の窓51Bが設けられている。この窓51Bの上方にはマイクロ波発生手段52が配設されている。また、側壁51Aの外周面にはヒータ53が設けられており、これによってチャンバー51内を所定温度に加熱することができる。更に、チャンバー51の上部側周辺部にはソレノイドコイル54が配置されている。また、チャンバー51の排気側にはポンプ55が設置されている。基体載置ステージ10には、RFバイアス電源56が接続されている。また、母材12に相当する温度調節ジャケットにはセラミックス層13に静電吸着力を発揮させるための直流電源57が接続されている。更に、母材12内に配設されたヒータ14は電源58に接続されている。蛍光ファイバ温度計28や制御装置（PIDコントローラ）29の図示は省略した。尚、実施の形態2における基体載置ステージと同様の温度制御手段とすることもできる。

【0087】このような構成のCVD装置20Bにあっては、マイクロ波発生手段52から窓51Bを通じて供給されたマイクロ波と、ソレノイドコイル54による磁場の共鳴作用によってECR放電が生じ、ここで生成するイオンが基体載置ステージ10上の基体（例えばシリコン半導体基板40）に入射する。従って、このような機構によって、CVD装置20Bにおいては高精度のギャップフィルを実現することができる。尚、CVD装置20Bには、CVD処理用の原料ガスをチャンバー51に供給するための配管（図示せず）が設けられている。

【0088】CVD装置20Bを用いたプラズマCVD法に基づくフルオロカーボン膜の成膜方法は、実質的に、実施の形態1にて説明したプラズマCVD法に基づくフルオロカーボン膜の成膜方法と同様とすることができるので、詳細な説明は省略する。尚、プラズマCVDの条件を、以下の表2に例示する。

【0089】

【表2】

使用ガス	: $C_2F_4/H_2 = 50/50$ sccm
圧力	: 1.3 Pa
マイクロ波パワー	: 1.5 kW
RFバイアス	: 500 W (800 kHz)
基板温度	: 400°C

【0090】プラズマCVD法に基づくフルオロカーボン膜の成膜時、プラズマの発生によってシリコン半導体基板に大きな入熱がある。しかしながら、蛍光ファイバ温度計28で検知された温度を制御装置（PIDコントローラ）29で検出し、この検出値に基づいてヒータ14を制御することによって、シリコン半導体基板40の温度を設定温度（表2の基板温度）に維持する。このように、シリコン半導体基板40の温度を高精度で安定させることができるため、膜厚方向に特性変動の無い安定した膜質のフルオロカーボン膜を成膜することができる。

【0091】実施の形態1及び実施の形態5にて成膜されたフルオロカーボン膜に対して、TDS（Thermal Desorption Spectroscopy）を用いて脱ガスを評価したところ、従来、TDS測定温度300°C以下で脱離していたフッ素がTDS測定温度400°Cでも脱離せず、安定した低誘電率絶縁膜を形成することができることが確認できた。

【0092】以上、本発明を、発明の実施の形態に基づき説明したが、本発明はこれらに限定されるものではない。発明の実施の形態にて説明した、プラズマCVD装置の構造は例示であり、適宜設計変更することができる。また、発明の実施の形態にて説明した各種の加工条件も例示であり、適宜変更することができる。更には、複合材料の組成やコージエライトセラミックス・ファイバーボードの物性も例示であり、適宜変更することができる。

【0093】発明の実施の形態においては、専ら、一体



的に形成された母材から基体載置ステージを作製したが、基体載置ステージは、例えばアルミニウム材料と母材との組み合わせから作製することもできる。このような基体載置ステージの模式的な断面図を図7及び図8に示す。基体載置ステージ110は、アルミニウム製の円盤状部材118に複合材料111をロウ付け法又はビス止めにて固定して作製されている。尚、ロウ材あるいはビスは図7、図8及び後述する図11～図13には図示していない。図7に示す構造においては、基体載置ステージ110の頂面はセラミックス層113にて被覆されている。尚、必要に応じて、基体載置ステージ110の側面をセラミックス層113にて被覆しておいてもよい。一方、図8に示す構造においては、基体載置ステージ110の頂面には、例えば $Al_2O_3$ 製セラミックス板から成るセラミックス層116がロウ材117によって取り付けられている。図7の(A)あるいは図8の(A)においては、アルミニウム製の円盤状部材118の内部に配管115が配設されている。また、母材112が円盤状部材118の上面及び下面に固定されている。円盤状部材118の上面に固定された複合材料111の構造、及び円盤状部材118の下面に固定された母材112の構成は、実施の形態1～実施の形態4にて説明した複合材料の構造、母材の構成と同様とすることができる。図7の(B)あるいは図8の(B)においては、アルミニウム製の円盤状部材118の下面には母材が省略されている。図7の(C)あるいは図8の(C)においては、アルミニウム製の円盤状部材118の下面にPBNヒータ114が取り付けられている。そして、複合材料111が円盤状部材118の上面に固定されている。

【0094】プラズマCVD装置のチャンバー側壁51Aあるいは天板23は、複合材料から作製されていることが好ましい。図6に示したプラズマCVD装置20Bにおけるチャンバー51のチャンバー側壁51Aの模式的な一部断面図を、図9～図13に示す。このチャンバー側壁51Aは、セラミックス部材の組織中にアルミニウム系材料が充填された母材212と、この母材212の表面に設けられたセラミックス層213とから成る複合材料211から作製されている。

【0095】チャンバー側壁51Aの内部には、公知のシーズヒータから成るヒータ214が配設されている(図9の(A)及び(B)参照)。ヒータ214は、ヒータ本体(図示せず)と、ヒータ本体の外側に配設されそしてヒータ本体を保護する鞘管(図示せず)から構成されている。そして、ヒータ214は、配線を介して電源(図示せず)に接続されている。ヒータ214の熱膨張は、チャンバー側壁51Aに影響を与える。従って、母材212やセラミックス層213の線膨張率 $\alpha_1$ 、 $\alpha_2$ に近い値を有する材料を用いることが好ましい。具体的には、チタンやステンレススチール等、線膨張率が9×

$10^{-6}/K \sim 12 \times 10^{-6}/K$ の材料から作製された鞘管を用いることが好ましい。即ち、ヒータ214を構成する材料(母材212と接する鞘管の材料)の線膨張率 $\alpha_n$ [単位: $10^{-6}/K$ ]は、 $(\alpha_1 - 3) \leq \alpha_n \leq (\alpha_1 + 3)$ の関係を満足することが好ましい。尚、ヒータ214の本体の線膨張率は、チャンバー側壁51Aに影響を与えることがないので、特に制限されない。場合によっては、ヒータ214を配設すると同時に、先に説明した配管15Aと同様の構造の配管をチャンバー側壁51Aの内部に配設してもよいし、ヒータ214を配設する代わりに、配管をチャンバー側壁51Aの内部に配設してもよい。

【0096】あるいは又、図9の(B)の模式的な断面図に示すように、チャンバー側壁51Aにおいては、セラミックス層216を溶射法でなくロウ付け法によって母材212の表面に設けてもよい。この場合には、焼結法にて作製された $Al_2O_3$ 製セラミックス環状部材から成るセラミックス層216を、例えば、約600°Cの温度にてAl-Mg-Ge系のロウ材217を用いたロウ付け法にて母材212の表面に取り付けられればよい。尚、ロウ材としては、その他、チタン、錫、アンチモン、マグネシウムから成る合金を挙げることができる。

【0097】あるいは又、図10の(A)や(B)の模式的な断面図に示すように、ヒータ214を母材212に埋設する代わりに、チャンバー側壁51Aの外側(チャンバー51と面する面とは反対側の面)に、例えば、PBNヒータから成るヒータ214Aを取り付けてもよい。

【0098】図11～図13には、ステンレススチール製あるいはアルミニウム製の中空円筒部材218に複合材料211をロウ付け法又はビス止めにて固定して作製されたCVD装置の側壁の模式的な断面図を示す。図11の(A)あるいは(B)においては、中空円筒部材218の内部にヒータ214(配管であってもよい)が配設されている。母材212は中空円筒部材218の内面及び外面に固定されている。中空円筒部材218の内面(チャンバー51側)に固定された複合材料211の構造は、実施の形態にて説明した複合材料と同様の構造を有する。図12の(A)あるいは(B)においては、中空円筒部材218の外面の母材212が省略されている。図13の(A)あるいは(B)においては、中空円筒部材218の外面にPBNヒータ214Bが取り付けられている。そして、複合材料211が中空円筒部材218の内面に固定されている。

【0099】プラズマCVD装置の天板23も同様の構造とすればよい。尚、これらのプラズマCVD装置のチャンバー側壁51Aあるいは天板23は、実施の形態1～実施の形態4にて説明した複合材料の製造方法と同様の方法に基づき作製することができるので、詳細な説明は省略する。



## 【0100】

【発明の効果】本発明のフルオロカーボン膜の成膜方法によれば、フルオロカーボン膜の成膜時の膜厚方向の特性変動を抑制することができ、フルオロカーボン膜の成膜後、フルオロカーボン膜の緻密化のために、また、後の熱処理プロセスでフルオロカーボン膜が分解することを防止するために、400℃前後でアニール処理を行っても、フルオロカーボン膜からフッ素が脱離してしまうといった現象を回避することができ、安定した膜質のフルオロカーボン膜を成膜することができる。

【0101】また、複合材料を母材とセラミックス層とから構成するので、母材はセラミックス部材とアルミニウム系材料との中間的な性質を有するものとなり、例えば線膨張率に関してもこれらの中間的な値に調整が可能となる。それ故、母材とセラミックス層との熱膨張に起因したセラミックス層の損傷発生を回避でき、複合材料を高温で確実に使用することが可能となる。しかも、母材は高い熱伝導率を有しているので、基体を効率よく加熱することが可能であるし、例えば温度制御手段によって効率よく複合材料を加熱することができる。また、従来の技術では、セラミックス層の割れ等が原因で行うことができなかった高温加熱時における高精度の温度制御を行うことができ、これにより、プラズマCVD処理といった半導体装置の製造プロセスを高い精度で安定して実行することができる。また、例えば、300mm程度の大径の基体載置ステージも実現可能となり、これにより将来のウェハの大径化にも十分対応が可能となる。更には、セラミックス層が設けられているので、金属汚染の発生防止やハロゲン系ガスによる複合材料の腐蝕を効果的に防止することができる。

## 【図面の簡単な説明】

【図1】発明の実施の形態1での使用に適したヘリコン波プラズマCVD装置の概念図である。

【図2】発明の実施の形態1における基体載置ステージの模式的な断面図である。

【図3】本発明のフルオロカーボン膜の成膜方法を説明するための半導体基板等の模式的な一部断面図である。

【図4】発明の実施の形態2での使用に適したヘリコン波プラズマCVD装置の概念図である。

【図5】発明の実施の形態2における基体載置ステージ

の模式的な断面図である。

【図6】バイアスECR CVD装置の概念図である。

【図7】基体載置ステージの別の形態の模式的な断面図である。

【図8】基体載置ステージの別の形態の模式的な断面図である。

【図9】チャンバー側壁の模式的な一部断面図である。

【図10】チャンバー側壁の模式的な一部断面図である。

【図11】チャンバー側壁の模式的な一部断面図である。

【図12】チャンバー側壁の模式的な一部断面図である。

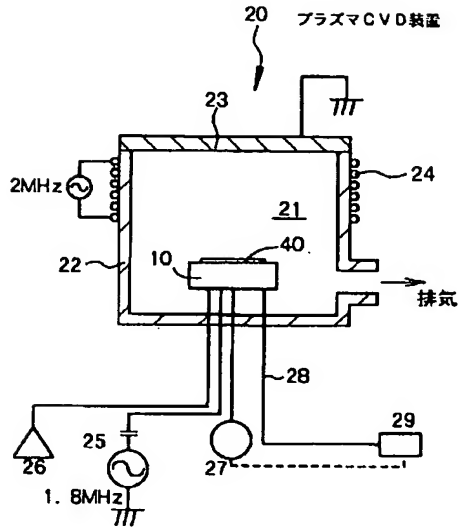
【図13】チャンバー側壁の模式的な一部断面図である。

## 【符号の説明】

10, 10A, 10B, 10C, 110・・・基体載置ステージ、11, 11A, 111, 211・・・複合材料、12, 12A, 112, 212・・・母材、13, 13A, 113, 213・・・セラミックス層、14, 14A, 114, 214, 214A, 214B・・・ヒータ、15A, 115・・・配管、16, 16A, 116, 216・・・セラミックス層、17, 17A, 117, 217・・・ロウ材、118・・・円盤状部材、218・・・中空円筒部材、20, 20A, 20B・・・CVD装置、21・・・チャンバー、22・・・側壁（チャンバー側壁）、23・・・天板、24・・・誘導結合コイル、25・・・高周波電源、26・・・直流電源、27・・・電源、28・・・蛍光ファイバ温度計、29・・・制御装置、30A, 30B, 30C・・・配管、31・・・制御バルブ、32・・・温度制御用熱媒体供給装置、40・・・シリコン半導体基板、41・・・下地絶縁層、42・・・TiN/Ti膜、43・・・銅薄膜、44・・・マスクパターン、51・・・チャンバー、51A・・・チャンバー側壁、51B・・・石英製の窓、52・・・マイクロ波発生手段、53・・・ヒータ、54・・・ソレノイドコイル、55・・・ポンプ、56・・・RFバイアス電源、57・・・直流電源、58・・・電源

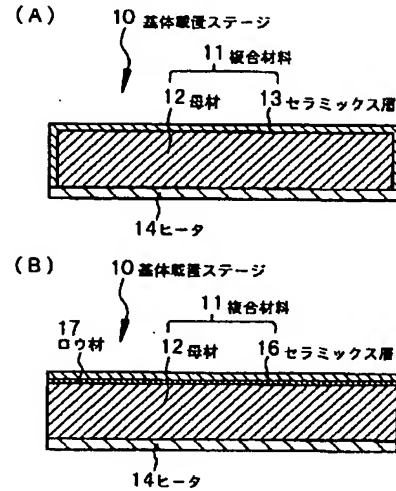
【図1】

【図1】 【発明の実施の形態1】



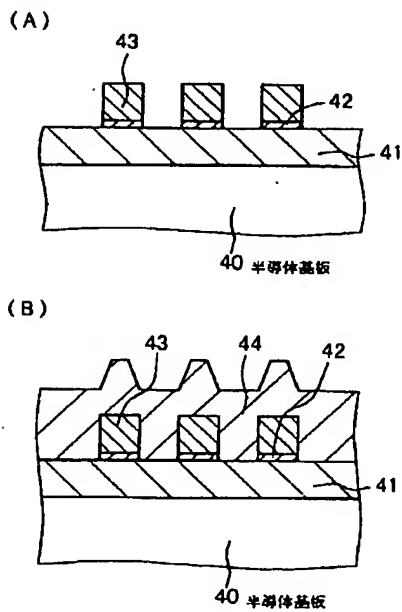
【図2】

【図2】 【発明の実施の形態1】



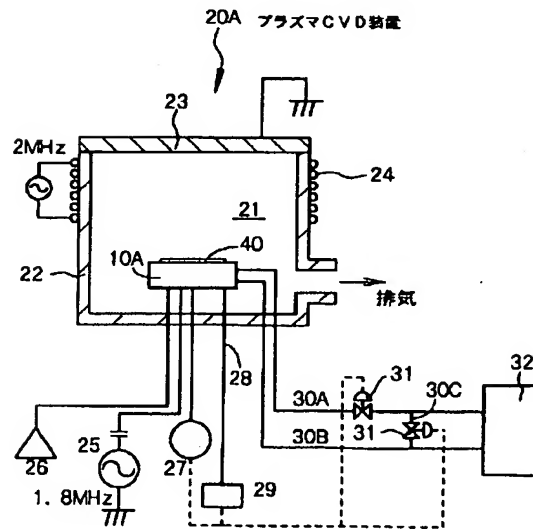
【図3】

【図3】 【発明の実施の形態1】



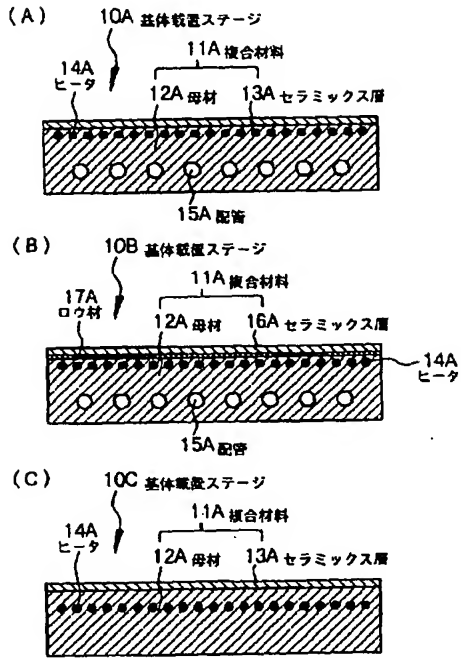
【図4】

【図4】 【発明の実施の形態2】



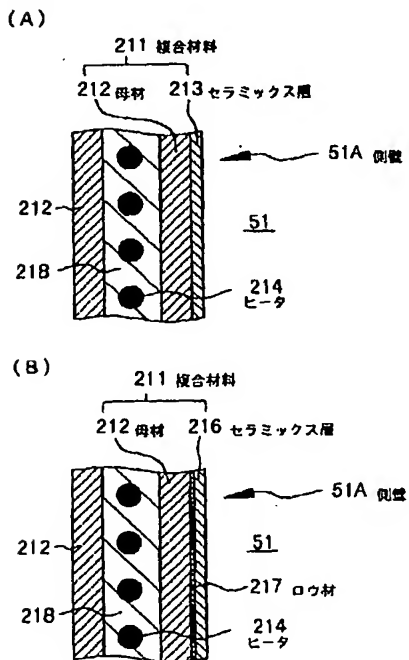
【図5】

【図5】 【発明の実施の形態2】



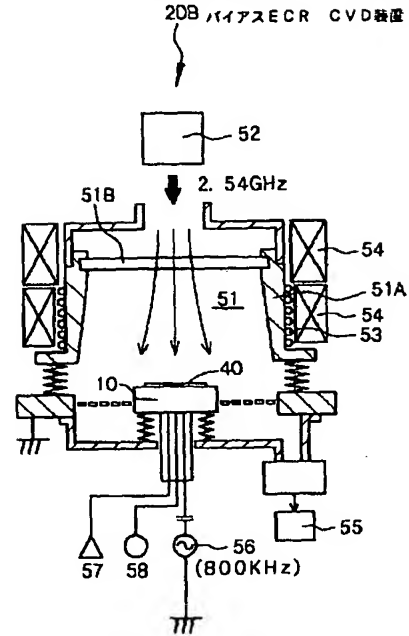
【図11】

【図11】



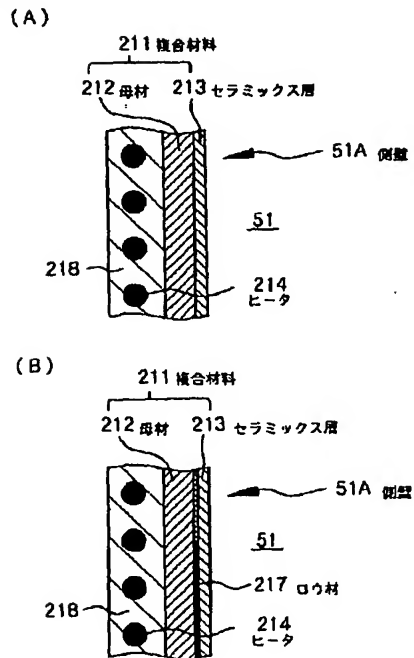
【図6】

【図6】 【発明の実施の形態5】



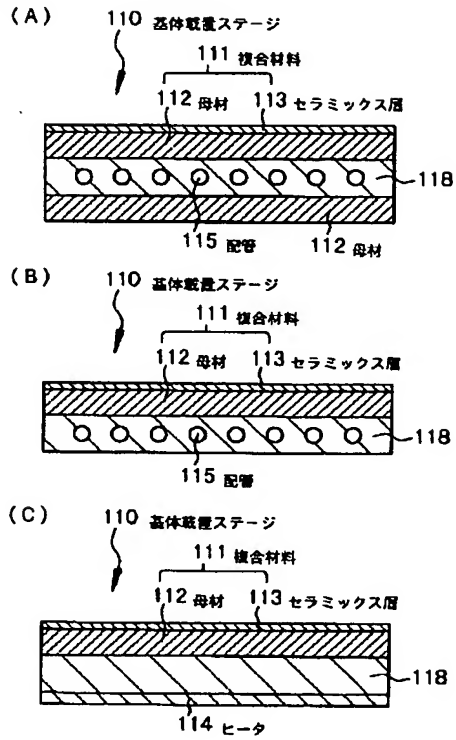
【図12】

【図12】



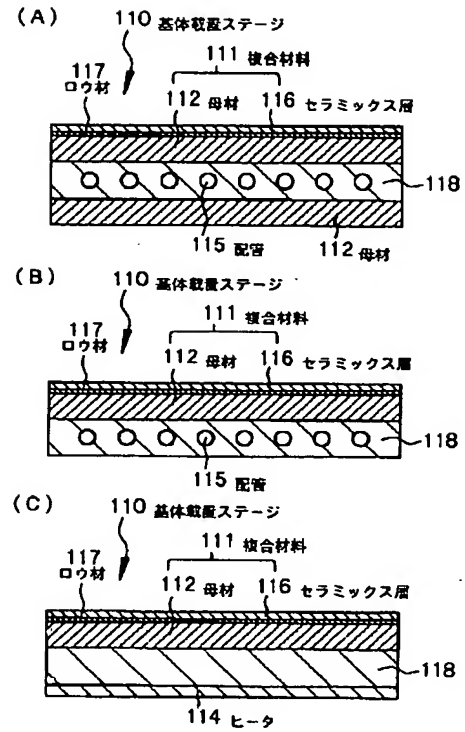
【図7】

【図7】



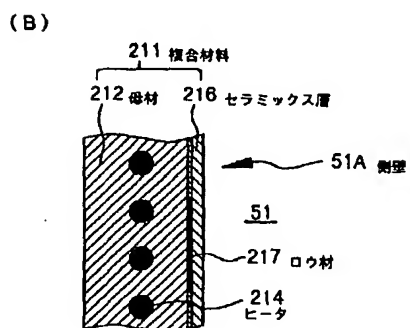
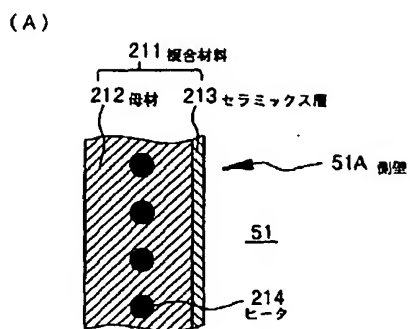
【図8】

【図8】



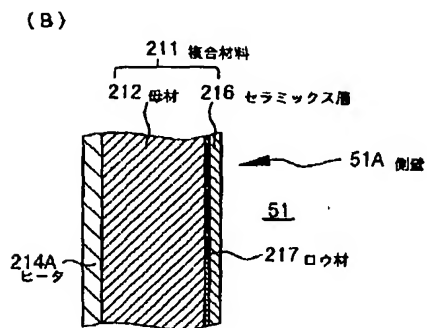
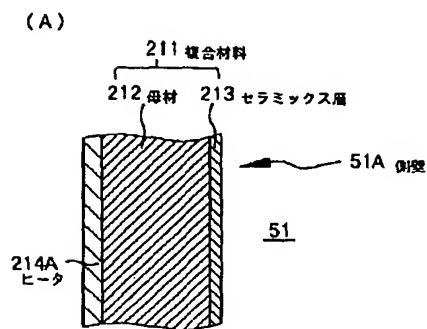
【図9】

【図9】



【図10】

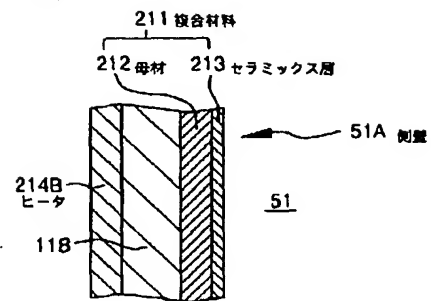
【図10】



【図13】

【図13】

(A)



(B)

